



日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日  
Date of Application:

2000年 8月 2日

CERTIFIED COPY OF  
PRIORITY DOCUMENT

出願番号  
Application Number:

特願2000-234829

出願人  
Applicant(s):

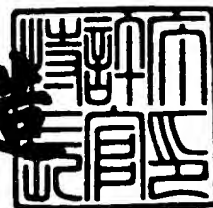
キヤノン株式会社

TO 2000 MAIL ROOM  
FRI OCT 27  
10:00AM

2001年 8月17日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 4266065

【提出日】 平成12年 8月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 H04N 5/32

【発明の名称】 撮像装置、放射線撮像装置及びそれを用いた放射線撮像システム

【請求項の数】 38

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 結城 修

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 田代 和昭

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 海部 紀之

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 光地 哲伸

【特許出願人】

    【識別番号】 000001007

    【氏名又は名称】 キヤノン株式会社

    【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100065385

【弁理士】

【氏名又は名称】 山下 穰平

【電話番号】 03-3431-1831

【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703871

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像装置、放射線撮像装置及びそれを用いた放射線撮像システム

【特許請求の範囲】

【請求項 1】 複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、

各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部を備え

走査回路が一部の光電変換素子の光電変換部の内部に配設され、前記走査回路が配置された光電変換部の重心と前記走査回路が配置されない光電変換部の重心が等間隔で並ぶことを特徴とする撮像装置。

【請求項 2】 複数の光電変換部を含む撮像領域を複数並べて複数の撮像領域に跨る画像を撮像する撮像装置において、

前記複数の撮像領域のそれぞれは、走査回路が光電変換領域と光電変換領域の間に配置された第 1 の領域と、前記走査回路が光電変換領域と光電変換領域の間に配置されてない第 2 の領域とを有し、前記第 1 の領域の光電変換部の重心と、前記第 2 の領域の光電変換部の重心が等間隔で並ぶことを特徴とする撮像装置。

【請求項 3】 請求項 1 又は請求項 2 に記載の撮像装置において、前記走査回路は垂直走査回路を備えることを特徴とする撮像装置。

【請求項 4】 請求項 1 又は請求項 2 に記載の撮像装置において、前記走査回路は水平走査回路を備えることを特徴とする撮像装置。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記走査回路はシフトレジスタを備えることを特徴とする撮像装置。

【請求項 6】 請求項 5 に記載の撮像装置において、前記シフトレジスタはスタティック型であることを特徴とする撮像装置。

【請求項 7】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記走査回路はデコーダを備えることを特徴とする撮像装置。

【請求項 8】 請求項 1 乃至 7 のいずれか 1 項に記載の撮像装置において、前記走査回路の上に電源ラインを配したことを特徴とする撮像装置。

【請求項 9】 複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、

各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部を備え

、  
垂直方向の複数の光電変換素子からの信号が読み出される垂直出力線からの信号を選択的に水平出力線を経由して外部に出力するための共通処理回路が一部の光電変換素子の光電変換部の内部に配設され、前記共通処理回路が配置された光電変換部の重心と前記共通処理回路が配置されない光電変換部の重心が等間隔で並ぶことを特徴とする撮像装置。

【請求項 1 0】 複数の光電変換部を含む撮像領域を複数並べて複数の撮像領域に跨る画像を撮像する撮像装置において、

前記複数の撮像領域のそれぞれは、垂直方向の複数の光電変換部からの信号が読み出される垂直出力線からの信号を選択的に水平出力線を経由して外部に出力するための共通処理回路が、光電変換領域と光電変換領域の間に配置された第 1 の領域と、前記共通回路が光電変換領域と光電変換領域の間に配置されてない第 2 の領域とを有し、前記第 1 の領域の光電変換部の重心と、前記第 2 の領域の光電変換部の重心が等間隔で並ぶことを特徴とする撮像装置。

【請求項 1 1】 請求項 9 又は請求項 1 0 に記載の撮像装置において、前記共通処理回路はマルチプレクサを備えることを特徴とする撮像装置。

【請求項 1 2】 請求項 9 乃至 1 1 のいずれか 1 項に記載の撮像装置において、前記共通処理回路は、前記水平出力線に転送された信号を増幅する増幅器を備えることを特徴とする撮像装置。

【請求項 1 3】 請求項 9 乃至 1 2 のいずれか 1 項に記載の撮像装置において、前記共通処理回路の上に電源ラインを配したことを特徴とする撮像装置。

【請求項 1 4】 複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、

各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部を備え

、  
遮光部が一部の光電変換素子の光電変換部の内部に配設され、前記遮光部が配

置された光電変換部の重心と前記遮光部が配置されない光電変換部の重心が等間隔で並ぶことを特徴とする撮像装置。

【請求項 1 5】 請求項 1 4 に記載の撮像装置において、走査回路が前記遮光部の下に配置されることを特徴とする撮像装置。

【請求項 1 6】 請求項 1 5 に記載の撮像装置において、前記走査回路は垂直走査回路を備えることを特徴とする撮像装置。

【請求項 1 7】 請求項 1 5 に記載の撮像装置において、前記走査回路は水平走査回路を備えることを特徴とする撮像装置。

【請求項 1 8】 請求項 1 5 乃至 1 7 のいずれか 1 項に記載の撮像装置において、前記走査回路はシフトレジスタを備えることを特徴とする撮像装置。

【請求項 1 9】 請求項 1 8 に記載の撮像装置において、前記シフトレジスタはスタティック型であることを特徴とする撮像装置。

【請求項 2 0】 請求項 1 5 乃至 1 7 のいずれか 1 項に記載の撮像装置において、前記走査回路はデコーダを備えることを特徴とする撮像装置。

【請求項 2 1】 請求項 1 4 に記載の撮像装置において、垂直方向の複数の光電変換素子からの信号が読み出される垂直出力線からの信号を選択的に水平出力線を経由して外部に出力するための共通処理回路が前記遮光部の下に配置されることを特徴とする撮像装置。

【請求項 2 2】 請求項 2 1 に記載の撮像装置において、前記共通処理回路はマルチプレクサを備えることを特徴とする撮像装置。

【請求項 2 3】 請求項 2 1 又は 2 2 に記載の撮像装置において、前記共通処理回路は、前記水平出力線に転送された信号を増幅する増幅器を備えることを特徴とする撮像装置。

【請求項 2 4】 複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、

各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部を備え

遮光部が全ての光電変換素子の光電変換部の内部に配設され、前記遮光部が配置された光電変換部の重心が等間隔で並ぶことを特徴とする撮像装置。

【請求項 2 5】 請求項 2 4 に記載の撮像装置において、走査回路が前記遮光部の下に配置されることを特徴とする撮像装置。

【請求項 2 6】 請求項 2 5 に記載の撮像装置において、前記走査回路は垂直走査回路を備えることを特徴とする撮像装置。

【請求項 2 7】 請求項 2 5 に記載の撮像装置において、前記走査回路は水平走査回路を備えることを特徴とする撮像装置。

【請求項 2 8】 請求項 2 5 乃至 2 7 のいずれか 1 項に記載の撮像装置において、前記走査回路はシフトレジスタを備えることを特徴とする撮像装置。

【請求項 2 9】 請求項 2 8 に記載の撮像装置において、前記シフトレジスタはスタティック型であることを特徴とする撮像装置。

【請求項 3 0】 請求項 2 5 乃至 2 7 のいずれか 1 項に記載の撮像装置において、前記走査回路はデコーダを備えることを特徴とする撮像装置。

【請求項 3 1】 請求項 2 4 に記載の撮像装置において、垂直方向の複数の光電変換素子からの信号が読み出される垂直出力線からの信号を選択的に水平出力線を経由して外部に出力するための共通処理回路が前記遮光部の下に配置されることを特徴とする撮像装置。

【請求項 3 2】 請求項 3 1 に記載の撮像装置において、前記共通処理回路は雑音除去回路を備えることを特徴とする撮像装置。

【請求項 3 3】 請求項 3 1 又は 3 2 に記載の撮像装置において、前記共通処理回路は A / D 変換器を備えることを特徴とする撮像装置。

【請求項 3 4】 請求項 3 1 乃至 3 3 のいずれか 1 項に記載の撮像装置において、前記共通処理回路は、マルチプレクサを備えることを特徴とする撮像装置。

【請求項 3 5】 請求項 3 1 乃至請求項 3 4 のいずれか 1 項に記載の撮像装置において、前記共通化路は、前記水平出力線に転送された信号を増幅する増幅器を備えることを特徴とする撮像装置。

【請求項 3 6】 複数の光電変換部を含む撮像領域を複数並べて複数の撮像領域に跨る画像を撮像する撮像装置において、

前記複数の撮像領域のそれぞれは、走査回路及び／又は垂直方向の複数の光電

変換部からの信号が読み出される垂直出力線からの信号を選択的に水平出力線に出力するための共通処理回路が、光電変換領域と光電変換領域の間に配置された第 1 の領域と、前記走査回路及び前記共通回路が光電変換領域と光電変換領域の間に配置されてない第 2 の領域とを有し、前記第 1 の領域の光電変換部の重心と、前記第 2 の領域の光電変換部の重心が等間隔で並ぶように、遮光部を配置したことを特徴とする撮像装置。

【請求項 3 7】 請求項 1 乃至 3 6 のいずれか 1 項に記載の撮像装置と、シンチレータ板と、ファイバーオプティックプレートを備えることを特徴とする放射線撮像装置。

【請求項 3 8】 請求項 3 7 に記載の放射線撮像装置と、  
前記放射線撮像装置からの信号を処理する信号処理手段と、  
前記信号処理手段からの信号を記録するための記録手段と、  
前記信号処理手段からの信号を表示するための表示手段と、  
前記信号処理手段からの信号を伝送するための伝送処理手段と、  
前記放射線を発生させるための放射線源とを具備することを特徴とする放射線撮像システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は撮像装置に関し、特に、放射線撮像装置、放射線撮像装置システムに関する。本発明は、更に特には、X線やガンマ線等の高エネルギー放射線を使って画像を読み取る大面積放射線撮像装置とそのシステムに関する。

【0 0 0 2】

【従来の技術】

医療のさまざまな分野でデジタル化が進んでいる。X線診断の分野でも、画像のデジタル化のため 2 次元の撮像装置が開発されてきている。乳房撮影用、胸部撮影用には最大 4 3 c m の大板の画像撮像装置が作られている。

【0 0 0 3】

〔従来技術 1〕



大板化しやすいガラス基板上のアモルファスシリコン半導体を使ったセンサパネルを4枚タイル貼りして、大板のX線撮像装置を実現している。既にLCD (Liquid Crystal Display) で確立しているアモルファスシリコン半導体装置の大板化技術(大板の基板、その上への素子の形成技術等)を用いる。この種の技術の例として、米国特許5315101号に記載のものがある。これに記載の大面積アクティブアレイマトリックスを図19に示す。図19を参照すると、1901は基板、1902は画素、1903は接続リード、1904は共通ターミナルである。

## 【0004】

## 〔従来技術2〕

複数の単結晶撮像素子(シリコンなど)を用いて大板のX線撮像装置を作る。この種の技術の例として、米国特許4323925号や米国特許6005911号に記載のものがある。単結晶撮像素子としてはCCD撮像素子やMOS型、CMOS型撮像素子などがある。撮像素子単体はX線動画に十分対応できる性能を有する。

## 【0005】

米国特許4323925号に記載のイメージセンサを図20に示す。図20を参照すると、2001は被写体、2002はレンズ、2003は被写体の像、2004は表面、2005は連続する光学的副像、2006はテーパ状FOP(ファイバーオプティックプレート)、2007は像入力表面、2008はイメージセンサモジュール、2009は非撮像周辺領域、2010はリード線である。光学的副像2005はテーパ状FOP2006により縮小されて像入力表面2007に入射するので、非撮像周辺領域2009を設けて、そこにリード線を接続することができる。

## 【0006】

## 〔発明が解決しようとする課題〕

しかしながら、従来技術1は、以下の問題を有する。

## 【0007】

1つの像を形成するために最大で4枚(2×2)のセンサパネルしか使用する

ことが出来ない。これは、センサパネルの外周部に外部端子を設け、駆動用の回路を外付けする構成になっているからである。

## 【 0 0 0 8 】

また、せいぜい画素選択スイッチを画素に持つことぐらいしかできない程度に撮像素子に搭載できる信号処理回路の規模が制限される。信号処理回路（ドライバ、アンプ（増幅器）など）は外付けである。

## 【 0 0 0 9 】

更に、アモルファスシリコンは、高速動作に対しての半導体特性がよくないので、動画対応の大板撮像装置を作ることが困難である。またアモルファスシリコン撮像素子は単結晶シリコン撮像素子に比べて感度が低いので、高感度が求められるX線動画に対応させることが困難である。

## 【 0 0 1 0 】

また、従来技術2は、以下の問題を有する。

## 【 0 0 1 1 】

個々の撮像素子の大きさが小さい（現状の技術ではウエハサイズは8インチが最大）ので2×2以上の多数枚が必要である。

## 【 0 0 1 2 】

また、単結晶撮像素子を多数用いた単純な大板撮像装置の構成では各撮像素子の合わせ部に、必ずデッドスペースができ（シフトレジスタ、アンプ等の周辺回路や、外部との信号や電源のやり取りのための外部端子や保護回路を設けるための領域が画素領域とは別に必ず必要）、この部分がライン欠陥になり、画質が落ちる。そのためテーパ状FOP（ファイバーオプティックプレート）を用いて、シンチレータからの光を、デッドスペースを避けて撮像素子に導く構成がとられているが、余計なFOPが必要で製造コストがかかる。特にテーパ状FOPは非常にコストがかかる。

## 【 0 0 1 3 】

更に、テーパ状FOPではテーパ角度に応じてシンチレータからの光がFOPに入射しにくくなり、出力光量低下が起これ撮像素子の感度を相殺して装置全体の感度が悪くなる。

## 【 0 0 1 4 】

## 【課題を解決するための手段】

本発明による撮像装置は、複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部を備え、走査回路が一部の光電変換素子の光電変換部の内部に配設され、前記走査回路が配置された光電変換部の重心と前記走査回路が配置されない光電変換部の重心が等間隔で並ぶことを特徴とする。

## 【 0 0 1 5 】

また、本発明による撮像装置は、複数の光電変換部を含む撮像領域を複数並べて複数の撮像領域に跨る画像を撮像する撮像装置において、前記複数の撮像領域のそれぞれは、走査回路が光電変換領域と光電変換領域の間に配置された第1の領域と、前記走査回路が光電変換領域と光電変換領域の間に配置されてない第2の領域とを有し、前記第1の領域の光電変換部の重心と、前記第2の領域の光電変換部の重心が等間隔で並ぶことを特徴とする。

## 【 0 0 1 6 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路は垂直走査回路を備えることを特徴とする。

## 【 0 0 1 7 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路は水平走査回路を備えることを特徴とする。

## 【 0 0 1 8 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路はシフトレジスタを備えることを特徴とする。

## 【 0 0 1 9 】

更に、本発明による撮像装置は、上記の撮像装置において、前記シフトレジスタはスタティック型であることを特徴とする。

## 【 0 0 2 0 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路はデコーダを備えることを特徴とする。

## 【 0 0 2 1 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路の上に電源ラインを配したことを特徴とする。

## 【 0 0 2 2 】

更に、本発明による撮像装置は、複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部を備え、垂直方向の複数の光電変換素子からの信号が読み出される垂直出力線からの信号を選択的に水平出力線を経由して外部に出力するための共通処理回路が一部の光電変換素子の光電変換部の内部に配設され、前記共通処理回路が配置された光電変換部の重心と前記共通処理回路が配置されない光電変換部の重心が等間隔で並ぶことを特徴とする。

## 【 0 0 2 3 】

更に、本発明による撮像装置は、複数の光電変換部を含む撮像領域を複数並べて複数の撮像領域に跨る画像を撮像する撮像装置において、前記複数の撮像領域のそれぞれは、垂直方向の複数の光電変換部からの信号が読み出される垂直出力線からの信号を選択的に水平出力線を経由して外部に出力するための共通処理回路が、光電変換領域と光電変換領域の間に配置された第1の領域と、前記共通回路が光電変換領域と光電変換領域の間に配置されていない第2の領域とを有し、前記第1の領域の光電変換部の重心と、前記第2の領域の光電変換部の重心が等間隔で並ぶことを特徴とする。

## 【 0 0 2 4 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通処理回路はマルチプレクサを備えることを特徴とする。

## 【 0 0 2 5 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通処理回路は、前記水平出力線に転送された信号を増幅する増幅器を備えることを特徴とする。

## 【 0 0 2 6 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通処理回路

の上に電源ラインを配したことを特徴とする。

## 【 0 0 2 7 】

更に、本発明による撮像装置は、複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部を備え、遮光部が一部の光電変換素子の光電変換部の内部に配設され、前記遮光部が配置された光電変換部の重心と前記遮光部が配置されない光電変換部の重心が等間隔で並ぶことを特徴とする。

## 【 0 0 2 8 】

更に、本発明による撮像装置は、上記の撮像装置において、走査回路が前記遮光部の下に配置されることを特徴とする。

## 【 0 0 2 9 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路は垂直走査回路を備えることを特徴とする。

## 【 0 0 3 0 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路は水平走査回路を備えることを特徴とする。

## 【 0 0 3 1 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路はシフトレジスタを備えることを特徴とする。

## 【 0 0 3 2 】

更に、本発明による撮像装置は、上記の撮像装置において、前記シフトレジスタはスタティック型であることを特徴とする。

## 【 0 0 3 3 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路はデコーダを備えることを特徴とする。

## 【 0 0 3 4 】

更に、本発明による撮像装置は、上記の撮像装置において、垂直方向の複数の光電変換素子からの信号が読み出される垂直出力線からの信号を選択的に水平出力線を経由して外部に出力するための共通処理回路が前記遮光部の下に配置され

ることを特徴とする。

【 0 0 3 5 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通処理回路はマルチプレクサを備えることを特徴とする。

【 0 0 3 6 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通処理回路は、前記水平出力線に転送された信号を増幅する増幅器を備えることを特徴とする。

【 0 0 3 7 】

更に、本発明による撮像装置は、複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部を備え、遮光部が全ての光電変換素子の光電変換部の内部に配設され、前記遮光部が配置された光電変換部の重心が等間隔で並ぶことを特徴とする。

【 0 0 3 8 】

更に、本発明による撮像装置は、上記の撮像装置において、走査回路が前記遮光部の下に配置されることを特徴とする。

【 0 0 3 9 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路は垂直走査回路を備えることを特徴とする。

【 0 0 4 0 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路は水平走査回路を備えることを特徴とする。

【 0 0 4 1 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路はシフトレジスタを備えることを特徴とする。

【 0 0 4 2 】

更に、本発明による撮像装置は、上記の撮像装置において、前記シフトレジスタはスタティック型であることを特徴とする。

【 0 0 4 3 】

更に、本発明による撮像装置は、上記の撮像装置において、前記走査回路はデコーダを備えることを特徴とする。

【 0 0 4 4 】

更に、本発明による撮像装置は、上記の撮像装置において、垂直方向の複数の光電変換素子からの信号が読み出される垂直出力線からの信号を選択的に水平出力線を経由して外部に出力するための共通処理回路が前記遮光部の下に配置されることを特徴とする。

【 0 0 4 5 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通処理回路は容量の断続などによる雑音除去回路を備えることを特徴とする。

【 0 0 4 6 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通処理回路は画素毎の光電変換アナログ信号をデジタル信号に変換する A / D 変換器を備えることを特徴とする。

【 0 0 4 7 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通処理回路は、マルチプレクサを備えることを特徴とする。

【 0 0 4 8 】

更に、本発明による撮像装置は、上記の撮像装置において、前記共通化路は、前記水平出力線に転送された信号を増幅する増幅器を備えることを特徴とする。

【 0 0 4 9 】

更に、本発明による撮像装置は、複数の光電変換部を含む撮像領域を複数並べて複数の撮像領域に跨る画像を撮像する撮像装置において、前記複数の撮像領域のそれぞれは、走査回路及び／又は垂直方向の複数の光電変換部からの信号が読み出される垂直出力線からの信号を選択的に水平出力線に出力するための共通処理回路が、光電変換領域と光電変換領域の間に配置された第 1 の領域と、前記走査回路及び前記共通回路が光電変換領域と光電変換領域の間に配置されてない第 2 の領域とを有し、前記第 1 の領域の光電変換部の重心と、前記第 2 の領域の光

電変換部の重心が等間隔で並ぶように、遮光部を配置したことを特徴とする。

【0050】

本発明による放射線撮像装置は、上記の撮像装置と、シンチレータ板と、ファイバーオプティックプレートを備えることを特徴とする。

【0051】

本発明による放射線撮像システムは、上記の放射線撮像装置と、前記放射線撮像装置からの信号を処理する信号処理手段と、前記信号処理手段からの信号を記録するための記録手段と、前記信号処理手段からの信号を表示するための表示手段と、前記信号処理手段からの信号を伝送するための伝送処理手段と、前記放射線を発生させるための放射線源とを具備することを特徴とする。

【0052】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態について詳細に説明する。

【0053】

高性能な複数の単結晶シリコンの撮像素子を用いて、繋ぎ目のない画像を提供できるようにすることを目的として、本願出願人は、図21に左下端部付近を示すような撮像素子を有する撮像装置を提案した。

【0054】

図21を参照すると、2101は、撮像素子に備わる複数の光電変換素子の各々が有する光電変換部（フォトダイオード）、2102は垂直走査回路の一種である垂直シフトレジスタ、2103は水平走査回路の一種である水平シフトレジスタ、2104は垂直読出線に読み出された信号を択一的に水平読出線に供給するためのマルチプレクサを構成するスイッチ、2105は外部から電源や信号を供給したり外部に信号を供給するための外部端子（バンプ2106を有する。）  
、2107は、外部からの高電圧、大電流から撮像素子を保護するための保護回路2107である。

【0055】

図21に示す撮像素子においては、以下の問題があった。すなわち、図21において「×」で示す光電変換部の重心が等間隔に並ばないことである。垂直シフ



トレジスタ 2 1 0 2 により左側が侵食される光電変換部の重心は右に移動し、水平シフトレジスタ 2 1 0 3、スイッチ 2 1 0 4 により下側が侵食される光電変換部の重心は上に移動し、保護回路 2 1 0 7 により上側が侵食される光電変換部の重心は下に移動するからである。

## 【 0 0 5 6 】

そこで、上述の問題点に鑑みて、下記の実施形態では、走査回路等を撮像素子の有効画素領域である撮像エリアに配置しても、光電変換部の重心が等間隔で並ぶ撮像装置、それを用いた放射線撮像装置、放射線撮像システムについて、説明する。

## 【 0 0 5 7 】

## 〔実施形態 1〕

実施形態 1 は、本発明の撮像装置の基本構成を示すものである。

## 【 0 0 5 8 】

図 1 は 1 3 8 m m 口の撮像素子 1 0 1 を 9 枚タイル状に張り合わせて形成した 4 1 4 m m 口の大面積 X 線撮像装置の撮像素子部分を示す。

## 【 0 0 5 9 】

図 2 は図 1 の A - A ' 断面を示す。ユウロピウム、テルビウム等を付活性体として用いた  $Gd_2O_2S$  や  $CsI$  などのシンチレータからなるシンチレータ板 2 0 1 を FOP 2 0 2 の上に設置する。X 線 2 0 3 はシンチレータに当たり、可視光に変換される。この可視光を撮像素子 1 0 1 で検出する。シンチレータは、その発光波長が撮像素子 1 0 1 の感度に適合するように選択するのが好ましい。2 0 4 は、撮像素子 1 0 1 の電源、クロック等を供給し、又、撮像素子から信号を取り出して処理する回路を有する外部処理基板である。2 0 5 は、各撮像素子 1 0 1 と外部処理基板とを電氣的に接続する TAB (Tape Automated Bonding) である。

## 【 0 0 6 0 】

9 枚の撮像素子 1 0 1 は、実質的に撮像素子間に隙間ができないように貼り合わせる。ここで、実質的に隙間ができないこととは、9 枚の撮像素子により形成される画像に撮像素子間の欠落ができないということである。撮像素子 1 0 1 の

クロック等や電源の入力、画素からの信号の出力は撮像素子端部に設けた電極パッドに接続したTAB205を通して、撮像素子101の裏側に配置した外部処理基板204との間で行う。TAB205の厚さは画素サイズに対して十分薄く撮像素子101の間の隙間を通して、画像上の欠陥は生じない。

## 【0061】

図3は現在主流の8インチウエハ300から一個の撮像素子を取り出す場合を示す。8インチウエハ300はN型ウエハであり、これを用い、CMOSプロセスによって138mm口のCMOS型撮像素子101を1枚取りで作成する。

## 【0062】

図4にCMOS型撮像素子101の各画素を構成する画素部の構成図を示す。401は光電変換をするフォトダイオード（光電変換部）、402は電荷を蓄積するフローティングディフュージョン、403はフォトダイオードが生成した電荷をフローティングディフュージョンに転送する転送MOSトランジスタ（転送スイッチ）、404はフローティングディフュージョンに蓄積された電荷を放電するためのリセットMOSトランジスタ（リセットスイッチ）、405は行選択をするための行選択MOSトランジスタ（行選択スイッチ）、406はソースフォロワーとして機能する増幅MOSトランジスタ（画素アンプ）である。

## 【0063】

図5に3×3画素での全体回路の概略図を示す。

## 【0064】

転送スイッチ403のゲートは垂直走査回路の一種である垂直シフトレジスタ501からのΦTX502に接続され、リセットスイッチ404のゲートは垂直走査回路501からのΦRES503に接続され、行選択スイッチ405のゲートは垂直走査回路501からのΦSEL504に接続されている。

## 【0065】

光電変換はフォトダイオード401でおこなわれ、光量電荷の蓄積期間中は、転送スイッチ403はオフ状態であり、画素アンプを構成するソースフォロア406のゲートにはこのフォトダイオードで光電変換された電荷は転送されない。該画素アンプを構成するソースフォロア406のゲートは、蓄積開始前にリセッ

トスイッチ404がオンし、適当な電圧に初期化されている。これがノイズ成分を含んだ基準信号となる。このノイズ信号は、行選択スイッチ405がオンにされると負荷電流源と画素アンプ406で構成されるソースフォロワー回路が動作状態になり、さらに転送スイッチ403をオンさせることでリセット時の電荷が該画素アンプを構成するソースフォロア406のゲートに転送され、読み出し可能となる。そして、行選択MOS405により選択された行のノイズ信号出力が垂直出力線（信号出力線）505上に発生し、図示されない記憶素子に蓄積される。次にリセットスイッチ404をオフし、行選択スイッチ405がオンにされると、負荷電流源と画素アンプ406で構成されるソースフォロワー回路が動作状態になり、ここで転送スイッチ403をオンさせることで該フォトダイオードに蓄積されていた電荷は、該画素アンプを構成するソースフォロア406のゲートに転送される。ここで、行選択MOS405により選択された行のフォトダイオード蓄積信号出力が垂直出力線（信号出力線）505上に発生する。

#### 【0066】

このフォトダイオードの蓄積信号にはノイズ信号が混在しており、前記、ノイズ信号と図示されない撮像素子内の引き算回路で引き算されて、撮像信号が得られる。この出力は列選択スイッチ（マルチプレクサ）506を水平走査回路の一種である水平シフトレジスタ507によって駆動することにより水平出力線を介して順次出力部アンプ508へ読み出される。

#### 【0067】

図6は垂直シフトレジスタ501の単位ブロック（一行を選択し駆動するための単位）601を1画素領域（1セル）の光電変換部602の内部に配置した様子を示す。垂直シフトレジスタは転送信号ΦTX、リセット信号ΦRES、行選択信号ΦSELを作り出すためにスタティック型シフトレジスタ604と転送ゲート605で構成した回路である。これらはクロック信号線（不図示）からの信号により駆動する。シフトレジスタの回路構成はこの限りではなく、画素加算や間引き読み出し等のさまざまな駆動のさせ方により、任意の回路構成をとることができる。

#### 【0068】

本発明は、垂直シフトレジスタや  $n$  対  $2^n$  デコーダ等の垂直走査回路、水平シフトレジスタや  $n$  対  $2^n$  デコーダ等の水平走査回路を光電変換部の内部に配置することにより、撮像素子の全表面に亘る撮像エリアに垂直走査回路及び水平走査回路を配置しても光電変換部の重心が等間隔に揃うようにしたことを特徴とする。

## 【 0 0 6 9 】

同様に、本発明は、共通処理回路を光電変換部の内部に配置することにより、撮像素子の全表面に亘る撮像エリアに共通処理回路を配置しても光電変換部の重心が等間隔に揃うようにしたことを特徴とする。ここで、共通処理回路とは、最終信号出力アンプ、シリアル・パラレル変換マルチプレクサ、アンプ、各種ゲート回路等の複数画素を一括して共通に処理する回路を意味する。共通処理回路は、機能的には、垂直読出線に読み出された各画素の画像信号を水平読出線、アンプを経由して外部に出力するための回路である。

## 【 0 0 7 0 】

これに対して個別回路とは、フォトダイオード、転送スイッチ、画素選択スイッチ、画素出力増幅回路等の 1 画素のみを処理する回路を意味する。

## 【 0 0 7 1 】

図 7 に本実施形態の撮像素子の構成（平面図）を示す。

## 【 0 0 7 2 】

本実施形態では垂直シフトレジスタ 5 0 1 B と水平シフトレジスタ 5 0 7 B と共通処理回路（マルチプレクサを含む）を撮像素子の有効画素領域に配置する。

## 【 0 0 7 3 】

6 0 1 A は、垂直走査回路のうちの 1 行分の回路を示し、6 0 1 B は、水平走査回路のうちの 1 列分の回路（単位ブロック）を示し、6 0 1 C は、共通処理回路のうちの 1 列分の回路（単位ブロック）を示す。回路 6 0 1 A が中心に配置された光電変換部 6 0 2 の重心は、回路 6 0 1 A が配置されないときの光電変換部 6 0 2 の重心と同一である。同様に、回路 6 0 1 B が中心に配置された光電変換部 6 0 2 の重心は、回路 6 0 1 B が配置されないときの光電変換部 6 0 2 の重心と同一であり、回路 6 0 1 C が中心に配置された光電変換部 6 0 2 の重心は、回

路 6 0 1 C が配置されないときの光電変換部 6 0 2 の重心と同一である。更に、回路 6 0 1 A と回路 6 0 1 B が光電変換部 6 0 2 の中心線に対して対象に配置された光電変換部 6 0 2 の重心は、回路 6 0 1 A と回路 6 0 1 B が配置されないときの光電変換部 6 0 2 の重心と同一であり、同様に、回路 6 0 1 A と回路 6 0 1 C が光電変換部 6 0 2 の中心線に対して対象に配置された光電変換部 6 0 2 の重心は、回路 6 0 1 A と回路 6 0 1 C が配置されないときの光電変換部 6 0 2 の重心と同一である。一方、回路 6 0 1 A、6 0 1 B、6 0 1 C を配置しないときには、光電変換部 6 0 2 の重心は等間隔に並ぶ。従って、回路 6 0 1 A、6 0 1 B、6 0 1 C を配置しても、光電変換部 6 0 2 の重心は等間隔に並ぶ。

## 【 0 0 7 4 】

なお、走査回路の一例であるシフトレジスタとしてスタティックシフトレジスタを用いる。シフトレジスタの回路構成は、設計でいろいろなものが適用できる。この実施形態では一般的な回路例を取り上げた。重要なのはスタティック型を用いる点である。

## 【 0 0 7 5 】

本実施形態では、シフトレジスタを有効画素領域内に配置するので、シンチレータ板を抜けた X 線が直接シフトレジスタに当たる。X 線は素子にダメージを与えたり、エラーを生じたりするので問題である。

## 【 0 0 7 6 】

エラーの例としてあげられるのは、絶縁酸化膜  $\text{SiO}_2$  とシリコンの界面に電荷が蓄積され、閾値の変動やリーク電流の増加が起きる現象である。また、ダメージの例としてあげられるのは、p n 接合面に生じる欠陥であり、この欠陥がリーク電流の増大を引き起こす。

## 【 0 0 7 7 】

エラーの他の例としてあげられるのは、MOS 型ダイナミック RAM での誤動作として知られるホットエレクトロンの作用によるエラー（ソフトエラー）と同様なものである。

## 【 0 0 7 8 】

電界により発生するホットエレクトロンは、電界が高くなる短チャンネル構造

で起こりやすいが、X線により発生するホットエレクトロンはサイズによらず発生するので、平面的なサイズによらずX線が当たると撮像装置は不安定になりやすい。

## 【 0 0 7 9 】

次に、撮像素子の画素を駆動するために用いられるシフトレジスタについて説明する。シフトレジスタ回路は、パルス信号を順次転送するために用いられている。

## 【 0 0 8 0 】

スタティック型シフトレジスタ回路の構成例を図8及び図9に示す。このシフトレジスタ回路は、特開平9-223948号公報で開示されたものである。シフトレジスタ回路の1段分は、図8の構成では1個のインバータと2個のクロックインバータ、図9の構成では3個のインバータと2個のCMOS転送ゲートから成っている。ここで2個のクロックインバータまたは2個のCMOS転送ゲートには、それぞれ逆位相のクロック信号CLKと $\neg$ CLK（“ $\neg$ ”は負論理を示す。）が入力されている。また、隣接するシフトレジスタ回路には、それぞれ逆位相のクロック信号が入力されている。

## 【 0 0 8 1 】

図10はインバータの内部構成図を示す。

## 【 0 0 8 2 】

図11は、クロックインバータの内部構成図を示し、電源とグランド間にpチャネル型入力トランジスタTr1、pチャネル型クロックトランジスタTr2、nチャネル型クロックトランジスタTr3、nチャネル型入力トランジスタTr4を直列接続して構成され、トランジスタTr2とトランジスタTr3の接続点より出力が取り出される。

## 【 0 0 8 3 】

上述のように、駆動回路に用いられるシフトレジスタ回路は、通常、位相が逆の2つのクロック信号でクロックに同期して駆動されている。

## 【 0 0 8 4 】

ダイナミック型シフトレジスタ回路の構成例を図12に示す。スタティック型

ではフィードバック用のクロックトインバータ（または、転送ゲートとインバータ）を設けるのに対し、図 1 2 に示すように、ダイナミック型ではインバータ間にクロックがゲートに印加されるトランジスタ  $T_R$  とキャパシタ  $C$  を設けることで素子数を削減し、低消費電力化を図っている。このシフト回路は、特開平 5 - 2 1 8 8 1 4 号公報で開示されたものである。原理的にダイナミック型はキャパシタに電荷を蓄えることでデータを保持する動作を行う。

## 【 0 0 8 5 】

ダイナミック型では、 $p-n$  接合面や絶縁層とシリコンの界面にリークがあるとキャパシタでの電荷保持ができなくなり正常な動作をしなくなる。ダイナミック型を X 線が照射するところで用いると X 線のダメージを受けやすく、リーク電流の増加が起こって動作しなくなり、信頼性上の問題を引き起こす。また X 線によって生じたホットエレクトロンによる誤動作で正常な画像を得ることができなくなる。

## 【 0 0 8 6 】

これに比べ原理的にはスタティック型は X 線の影響を比較的受けにくく、本実施形態のように X 線が直接当たる場所に用いることができる。従って、スタティック型シフトレジスタを用いれば、X 線ダメージやエラーの少なく、信頼性が向上した撮像装置を実現できる。

## 【 0 0 8 7 】

また、走査回路として、シフトレジスタではなく、 $n$  対  $2^n$  デコーダを使用することもできる。デコーダの入力に順次インクリメントするカウンタの出力を接続することにより、シフトレジスタと同様に順次走査することが可能となり、一方、デコーダの入力に画像を得たい領域のアドレスを入力することにより、ランダム走査による任意の領域の画像を得ることができる。

## 【 0 0 8 8 】

本実施形態は、撮像素子として、CMOS センサを用いているので、消費電力が少なく、大板の撮像装置を構成する場合に好適である。

## 【 0 0 8 9 】

なお、撮像素子内にマルチプレクサを作りこむのは、撮像素子での動作を早く

するためである。

【0090】

また、撮像素子からは電極パッドを経由して外部に信号を取り出すが、この電極パッド周りには大きな浮遊容量がある。従って、電極パッドの前段にアンプ508を設けることにより、信号の伝送特性を補償することができる。

【0091】

〔実施形態2〕

実施形態2の撮像装置は、基本構成は実施形態1と同じであるが、走査回路及び共通処理回路の配列の様式が実施形態1と異なる。

【0092】

図13に本実施形態の撮像素子の構成（平面図）を示す。

【0093】

601Dは、垂直走査回路のうちの1行分の回路を示し、601Eは、水平走査回路のうちの1列分の回路を示し、601Fは、共通処理回路のうちの1列分の回路を示す。回路601Dが四隅に配置された光電変換部602の重心は、回路601Dが配置されないときの光電変換部602の重心と同一である。同様に、回路601Eが四隅に配置された光電変換部602の重心は、回路601Eが配置されないときの光電変換部602の重心と同一であり、回路601Fが四隅に配置された光電変換部602の重心は、回路601Fが配置されないときの光電変換部602の重心と同一である。更に、回路601Dと回路601Eが光電変換部602の四隅に配置された光電変換部602の重心は、回路601Dと回路601Eが配置されないときの光電変換部602の重心と同一であり、同様に、回路601Dと回路601Fが光電変換部602の四隅に配置された光電変換部602の重心は、回路601Dと回路601Fが配置されないときの光電変換部602の重心と同一である。一方、回路601D、601E、601Fを配置しないときには、光電変換部602の重心は等間隔に並ぶ。従って、回路601D、601E、601Fを配置しても、光電変換部602の重心は等間隔に並ぶ。

【0094】

〔実施形態3〕



実施形態 3 の撮像装置は、基本構成は実施形態 1 と同じであるが、走査回路及び共通処理回路の配列の様式が実施形態 1 と異なる。

【0095】

図 1 4 に本実施形態の撮像素子の構成（平面図）を示す。

【0096】

501B は、垂直走査回路を示し、507B は、水平走査回路を示し、509 は、共通処理回路を示す。垂直走査回路 501B が中央に配置された光電変換部 602 の重心は、垂直走査回路 501B が配置されないときの光電変換部 602 の重心と同一である。同様に、水平走査回路 507B が中央に配置された光電変換部 602 の重心は、水平走査回路 507B が配置されないときの光電変換部 602 の重心と同一であり、共通処理回路 509 が中心に配置された光電変換部 602 の重心は、共通処理回路 509 が配置されないときの光電変換部 602 の重心と同一である。更に、垂直走査回路 501B と水平走査回路 507B が中央に配置された光電変換部 602 の重心は、垂直走査回路 501B と水平走査回路 507B が配置されないときの光電変換部 602 の重心と同一であり、同様に、垂直走査回路 501B と共通処理回路 509 が中央に配置された光電変換部 602 の重心は、垂直走査回路 501B と共通処理回路 509 が配置されないときの光電変換部 602 の重心と同一である。一方、垂直走査回路 501B、水平走査回路 507B、共通処理回路 509 を配置しないときには、光電変換部 602 の重心は等間隔に並ぶ。従って、垂直走査回路 501B、水平走査回路 507B、共通処理回路 509 を配置しても、光電変換部 602 の重心は等間隔に並ぶ。

【0097】

なお、本実施形態では、走査回路、共通処理回路は、分断されていないので、電源ラインを X 線遮蔽用として、走査回路及び／又は共通処理回路の上に配置することができる。電源ラインの材質としては、X 線の吸収率が高い銅等を使用する。

【0098】

〔実施形態 4〕

実施形態 1 ～ 3 では、走査回路、共通処理回路の光電変換部の内部における配

置を光電変換部の重心が移動しないようなものにしたが、実施形態4では、遮光部を光電変換部の一部を覆うように配置し、遮光部の光電変換部の内部における配置を光電変換部の重心が移動しないようなものにする。そして、遮光部の下に走査回路、共通処理回路を設ける。なお、遮光部は、例えば、配線用の金属より成る。本実施形態では、走査回路の各行又は各列分の回路が相互に同一形状とならない場合であっても、遮光部の配置を工夫することにより、光電変換部の重心の移動を避けることができる。また、共通処理回路の各列分の回路が相互に同一形状とならない場合であっても、遮光部の配置を工夫することにより、光電変換部の重心の移動を避けることができる。

【0099】

図15に本実施形態の撮像素子の構成（平面図）を示す。

【0100】

611Aは、垂直走査回路のうちの1行分の回路を覆う遮光部を示し、611Bは、水平走査回路のうちの1列分の回路を覆う遮光部を示し、611Cは、共通処理回路のうちの1列分の回路を覆う遮光部を示す。また、611Dは、垂直走査回路のうちの1行分の回路及び水平走査回路のうちの1列分の回路を覆う遮光部を示し、611Eは、垂直走査回路のうちの1行分の回路及び共通処理回路のうちの1列分の回路を覆う遮光部を示す。遮光部611Aが中心に配置された光電変換部602の重心は、遮光部611Aが配置されないときの光電変換部602の重心と同一である。同様に、遮光部611B、611C、611D、611Eが中心に配置された光電変換部602の重心は、それぞれ、遮光部611B、611C、611D、611Eが配置されないときの光電変換部602の重心と同一である。一方、遮光部611A～611Eを配置しないときには、光電変換部602の重心は等間隔に並ぶ。従って、遮光部611A～611Eを配置しても、光電変換部602の重心は等間隔に並ぶ。

【0101】

〔実施形態5〕

実施形態4では、走査回路及び／又は共通処理回路を配置する光電変換部のみに遮光部を配置したが、本実施形態では、走査回路及び／又は共通処理回路を配

置する光電変換部にも、走査回路及び共通処理回路の何れをも配置しない光電変換部にも遮光部を配置する。すなわち、全ての光電変換部に遮光部を配置する。

#### 【0102】

図16に本実施形態の撮像素子の構成（平面図）を示す。

#### 【0103】

611Fは、遮光部を示し、全ての光電変換部に配置される。一部の遮光部（例えば遮光部611Aの位置にある遮光部）は、垂直走査回路のうちの1行分の回路を覆う。また、他の一部の遮光部（例えば遮光部611Bの位置にある遮光部）は、水平走査回路のうちの1列分の回路を覆う。更に、他の一部の遮光部（例えば遮光部611Cの位置にある遮光部）は、共通処理回路のうちの1列分の回路を覆う。更に、他の一部の遮光部（例えば遮光部611Dの位置にある遮光部）は、垂直走査回路のうちの1行分の回路及び水平走査回路のうちの1列分の回路を覆う。更に、他の一部の遮光部（例えば遮光部611Eの位置にある遮光部）は、垂直走査回路のうちの1行分の回路及び共通処理回路のうちの1列分の回路を覆う。遮光部611Fが中心に配置された光電変換部602の重心は、遮光部611Aが配置されないときの光電変換部602の重心と同一である。一方、遮光部611Fを配置しないときには、光電変換部602の重心は等間隔に並ぶ。従って、遮光部611Fを配置しても、光電変換部602の重心は等間隔に並ぶ。

#### 【0104】

##### 〔実施形態6〕

実施形態5では、遮光部611Fを光電変換部602の重心が移動しないように光電変換部602の中心に配置したが、全ての光電変換部602に遮光部が配置されるのであれば、遮光部が配置された光電変換部602の重心が等間隔で並ぶという条件を満たす限り、必ずしも遮光部を光電変換部602の重心が移動しないように配置する必要があるわけではない。

#### 【0105】

図17に本実施形態の撮像素子の構成（平面図）を示す。

#### 【0106】

6 1 1 G は、遮光部を示し、全ての光電変換部に配置される。一部の遮光部（例えば遮光部 6 1 1 A の位置にある遮光部）は、垂直走査回路のうちの 1 行分の回路を覆う。また、他の一部の遮光部（例えば遮光部 6 1 1 B の位置にある遮光部）は、水平走査回路のうちの 1 列分の回路を覆う。更に、他の一部の遮光部（例えば遮光部 6 1 1 C の位置にある遮光部）は、共通処理回路のうちの 1 列分の回路を覆う。更に、他の一部の遮光部（例えば遮光部 6 1 1 D の位置にある遮光部）は、垂直走査回路のうちの 1 行分の回路及び水平走査回路のうちの 1 列分の回路を覆う。更に、他の一部の遮光部（例えば遮光部 6 1 1 E の位置にある遮光部）は、垂直走査回路のうちの 1 行分の回路及び共通処理回路のうちの 1 列分の回路を覆う。

## 【 0 1 0 7 】

本実施形態では、遮光部 6 1 1 G を光電変換部 6 0 2 の重心が移動するように配置しているが、全ての光電変換部 6 0 2 に遮光部 6 1 1 G が配置され、遮光部 6 1 1 G が配置された光電変換部 6 0 2 の重心の移動方向、移動量が等しいので、遮光部 6 1 1 G を設けても光電変換部 6 0 2 の重心は等間隔に並ぶ。

## 【 0 1 0 8 】

## 〔実施形態 7〕

図 1 8 は本発明による放射線撮像装置の X 線診断システムへの応用例を示したものである。

## 【 0 1 0 9 】

X 線チューブ 6 0 5 0 で発生した X 線 6 0 6 0 は患者あるいは被験者 6 0 6 1 の胸部 6 0 6 2 を透過し、シンチレータ 2 0 1、FOP 2 0 2、撮像素子 1 0 1、外部処理基板 2 0 4 を備える放射線撮像装置 6 0 4 0 に入射する。この入射した X 線には患者 6 0 6 1 の体内部の情報が含まれている。X 線の入射に対応してシンチレータは発光し、これを撮像素子が光電変換して、電気的情報を得る。この情報はデジタルに変換されイメージプロセッサ 6 0 7 0 により画像処理され制御室のディスプレイ 6 0 8 0 で観察できる。

## 【 0 1 1 0 】

また、この情報は電話回線 6 0 9 0 等の伝送手段により遠隔地へ転送でき、別

の場所のドクタールームなどディスプレイ 6 0 8 1 に表示もしくは光ディスク等の保存手段に保存することができ、遠隔地の医師が診断することも可能である。またフィルムプロセッサ 6 1 0 0 によりフィルム 6 1 1 0 に記録することもできる。

#### 【0 1 1 1】

##### 【発明の効果】

以上説明したように、本発明によれば、撮像素子の全表面を有効画素領域として、有効画素領域内の各画素についての光電変換部の内部に走査回路及び共通処理回路を配した。また、撮像素子の全表面を有効画素領域として、有効画素領域内の各画素についての光電変換部の内部に遮光部を配置し、その下に走査回路及び共通処理回路を配した。従って、撮像素子間に実質的な隙間が生じないように撮像素子を並べることができるので、ある撮像素子の全周を他の撮像素子で囲んで 5 個（十字状領域の場合）又は 9 個（3 個／行×3 個／列の矩形領域の場合）以上の撮像素子により 1 の画像を形成する撮像装置を形成しても、撮像素子間で画像の不連続性や欠落が生じない。

#### 【0 1 1 2】

また、光電変換部の内部における走査回路、共通処理回路、遮光部の配置を工夫することにより、光電変換部の重心を等間隔に並べることが可能となった。従って、光電変換部の重心が不均等に並ぶことによる画像の歪みの問題点を回避することが可能となった。

##### 【図面の簡単な説明】

#### 【図 1】

本発明の実施形態による撮像装置における撮像素子の配列及び走査回路の配列を示す平面図である。

#### 【図 2】

本発明の実施形態による撮像装置の構成を示す断面図であり、図 1 の A - A' 断面を示す。

#### 【図 3】

本発明の実施形態による撮像素子とその元となるウエハを示す平面図である。

【図 4】

本発明の実施形態による撮像素子内の 1 画素回路の回路図である。

【図 5】

本発明の実施形態による撮像素子の回路図である。

【図 6】

本発明の実施形態 1 による 1 画素領域（セル）の構成を示す概念的平面図であり、光電変換部の内部に走査回路の要素が配置される様子を示す。

【図 7】

本発明の実施形態 1 による撮像素子のレイアウトを示す平面図である。

【図 8】

スタティック型シフトレジスタの第 1 例を示す回路図である。

【図 9】

スタティック型シフトレジスタの第 2 例を示す回路図である。

【図 1 0】

シフトレジスタに使用されるインバータの例を示す回路図である。

【図 1 1】

スタティック型シフトレジスタに使用されるクロックトインバータの例を示す回路図である。

【図 1 2】

ダイナミック型シフトレジスタの例を示す回路図である。

【図 1 3】

本発明の実施形態 2 による撮像素子のレイアウトを示す平面図である。

【図 1 4】

本発明の実施形態 3 による撮像素子のレイアウトを示す平面図である。

【図 1 5】

本発明の実施形態 4 による撮像素子のレイアウトを示す平面図である。

【図 1 6】

本発明の実施形態 5 による撮像素子のレイアウトを示す平面図である。

【図 1 7】

本発明の実施形態 6 による撮像素子のレイアウトを示す平面図である。

【図 1 8】

本発明の実施形態 7 による放射線撮影システムの構成を示す概念図である。

【図 1 9】

従来技術 1 の説明図である。

【図 2 0】

従来技術 2 の説明図である。

【図 2 1】

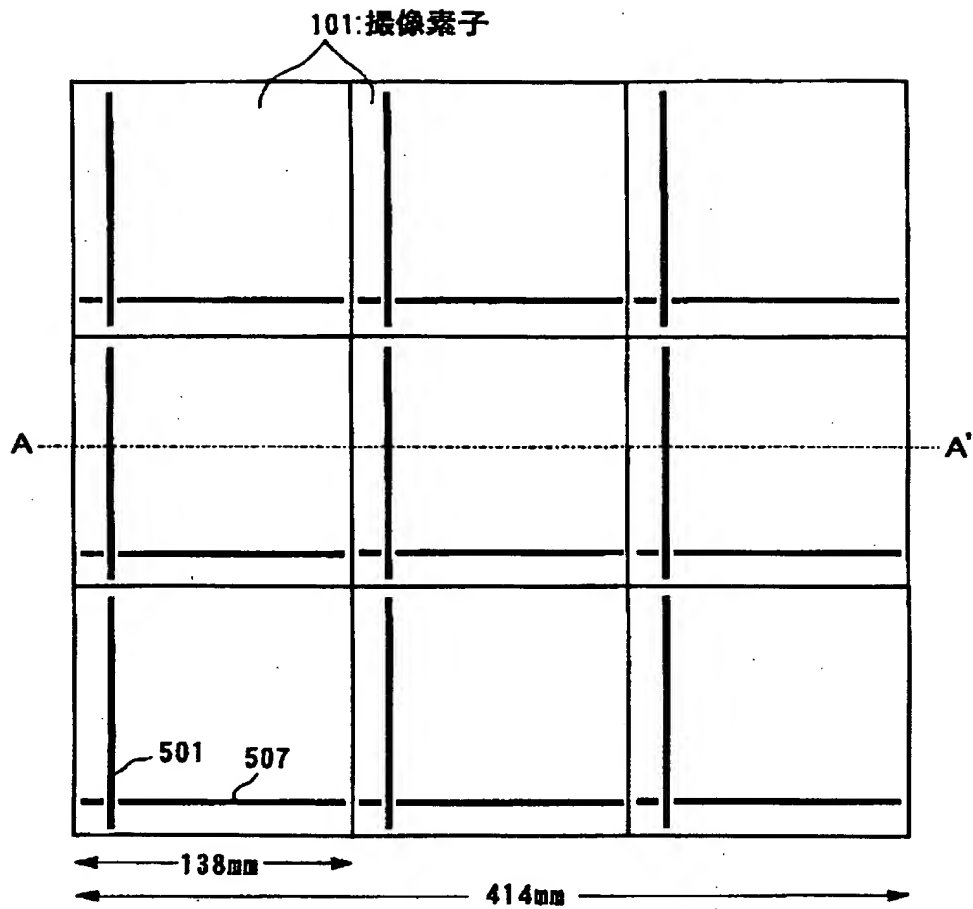
本願出願人が提案した撮像素子のレイアウトを示す平面図である。

【符号の説明】

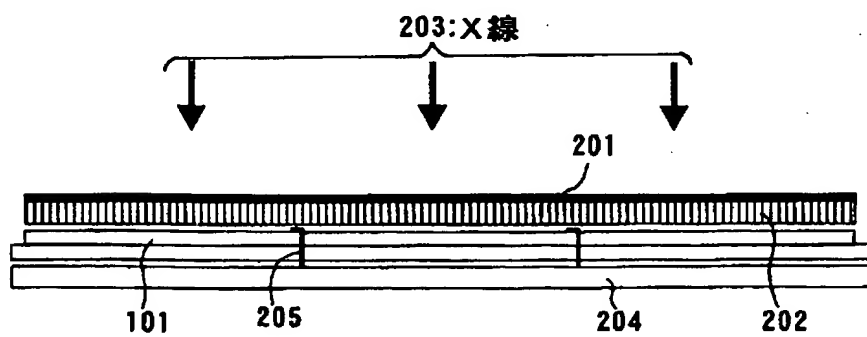
- 1 0 1 撮像素子
- 2 0 1 シンチレータ板
- 2 0 2 F O P (ファイバーオプティックプレート)
- 2 0 3 X線
- 2 0 4 外部処理基板
- 2 0 5 T A B
- 5 0 1 垂直走査回路
- 5 0 6 列選択スイッチ (マルチプレクサ)
- 5 0 7 水平走査回路
- 5 0 8 出力部アンプ
- 5 0 9 共通処理回路
- 6 0 1 A、6 0 1 D 垂直走査回路の 1 行分の回路要素
- 6 0 1 B、6 0 1 E 水平走査回路の 1 列分の回路要素
- 6 0 1 C、6 0 1 F 共通処理回路の 1 列分の回路要素
- 6 1 1 A ~ 6 1 1 G 遮光部

【書類名】 図面

【図 1】

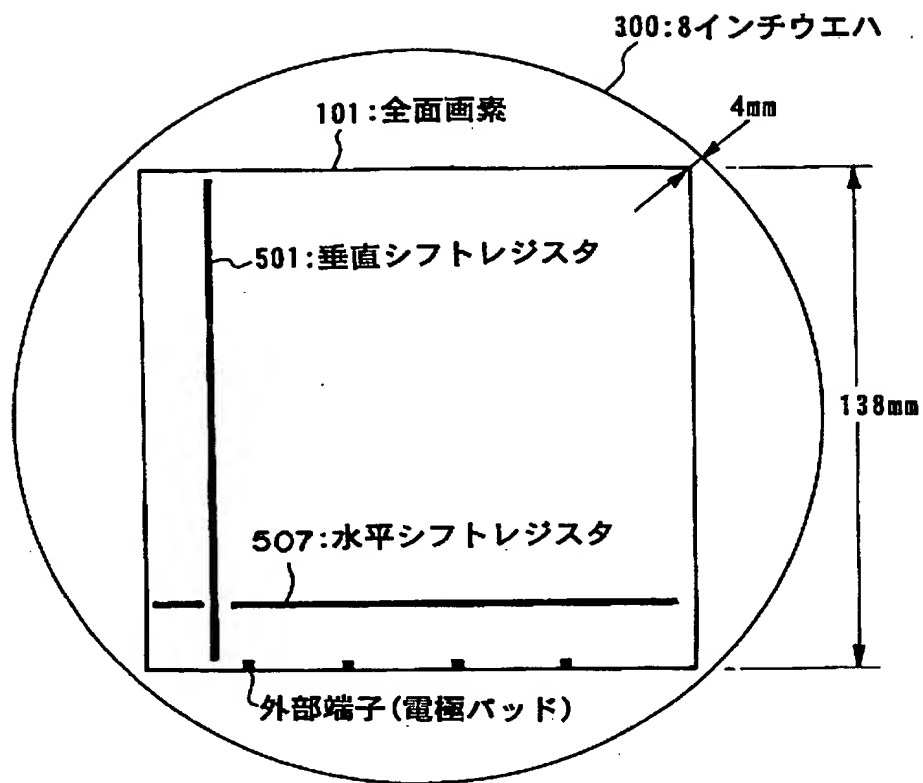


【図 2】

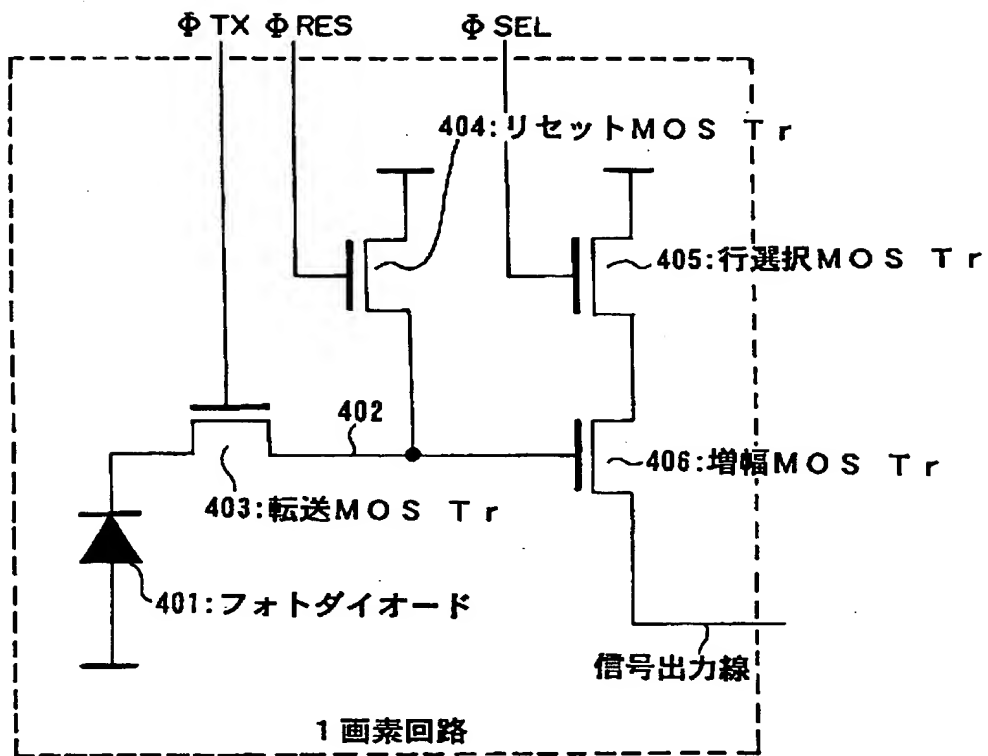




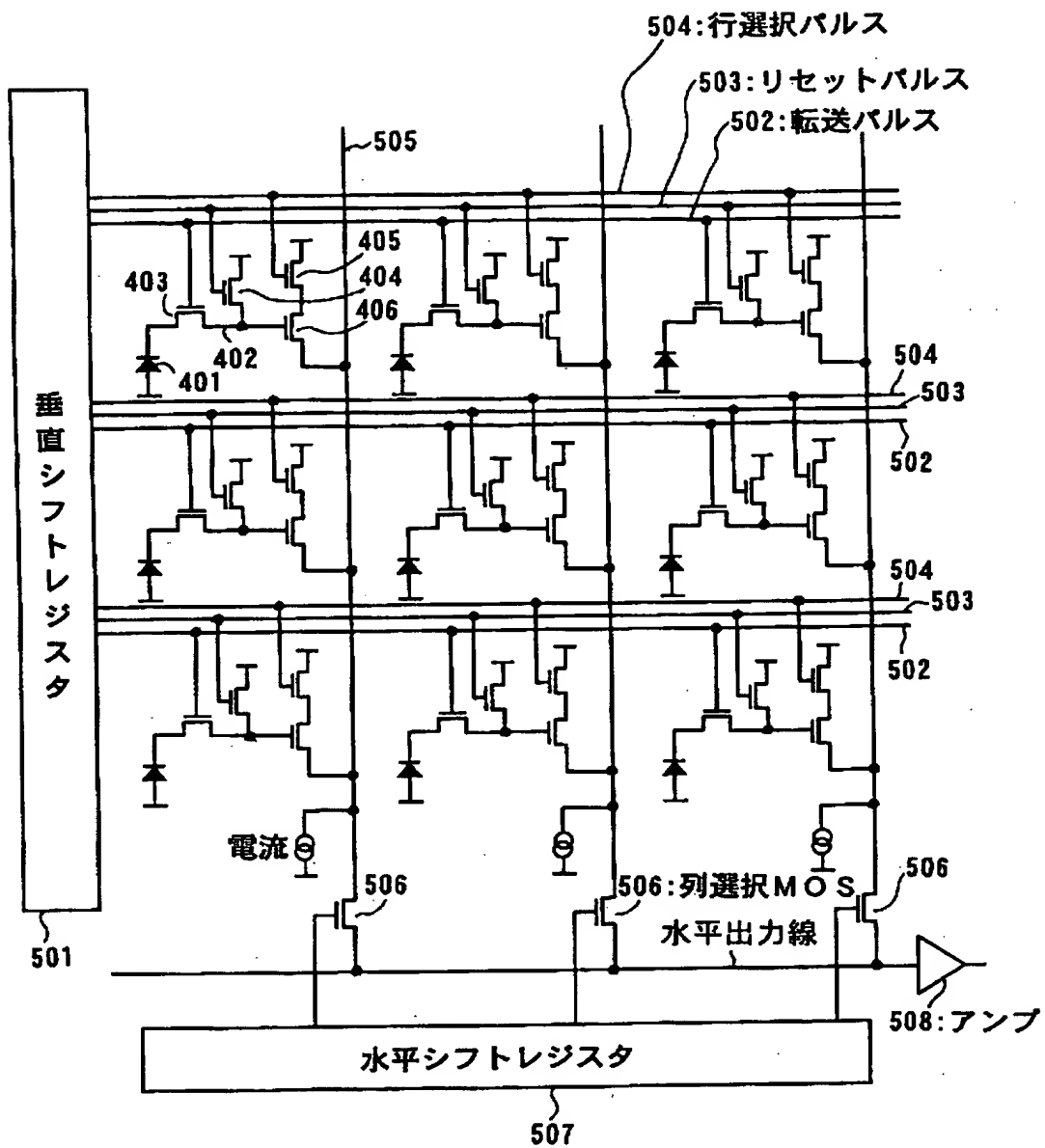
【図3】



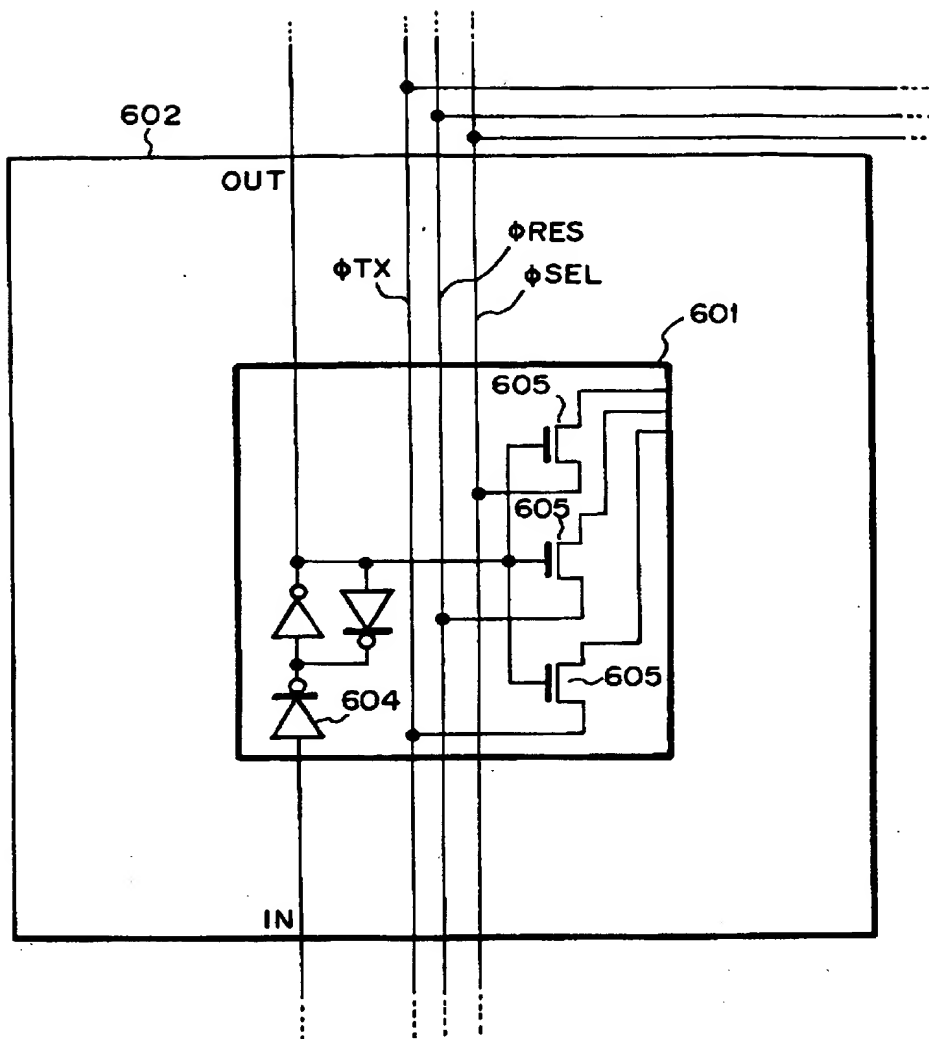
【図 4】



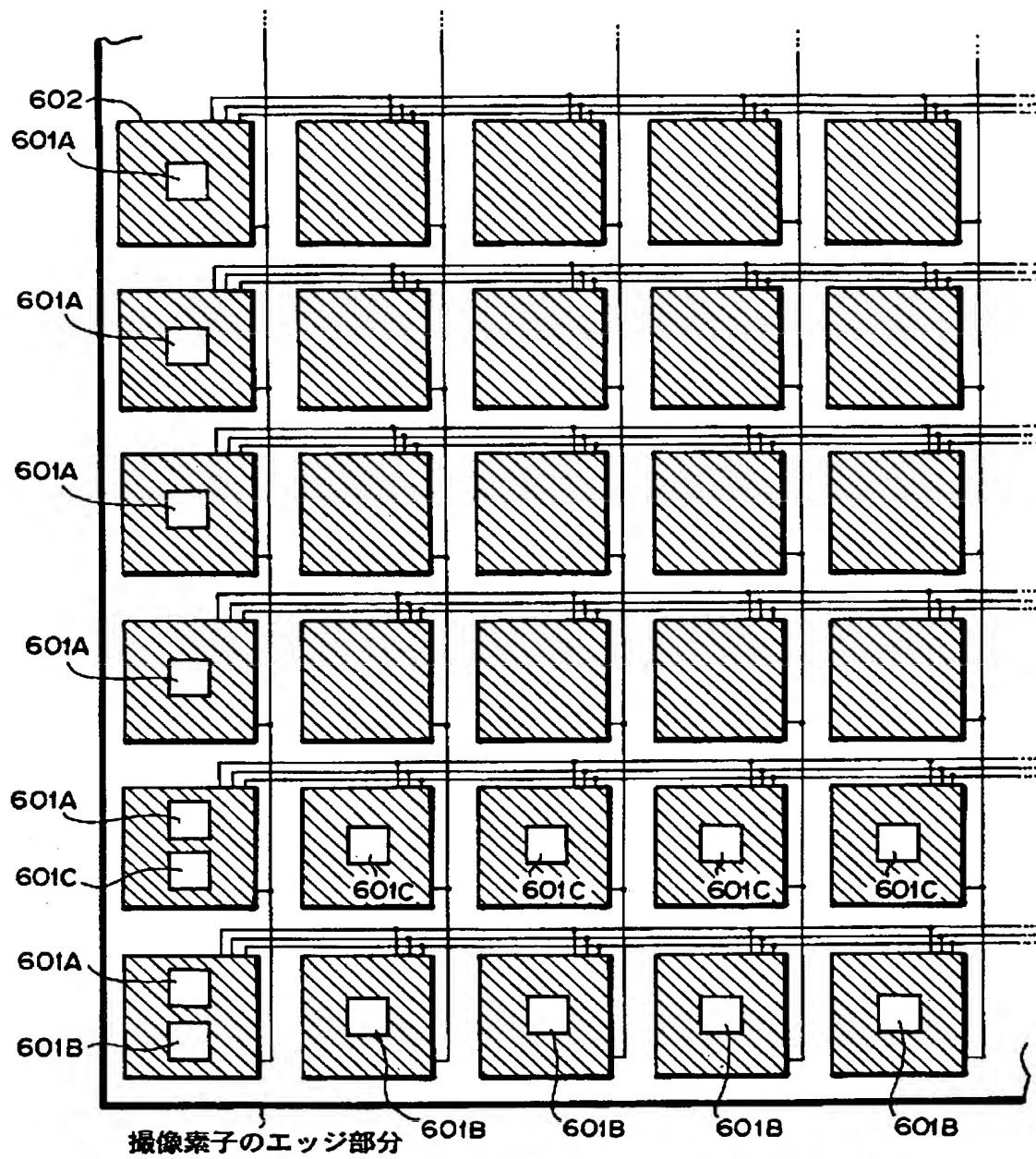
【図 5】



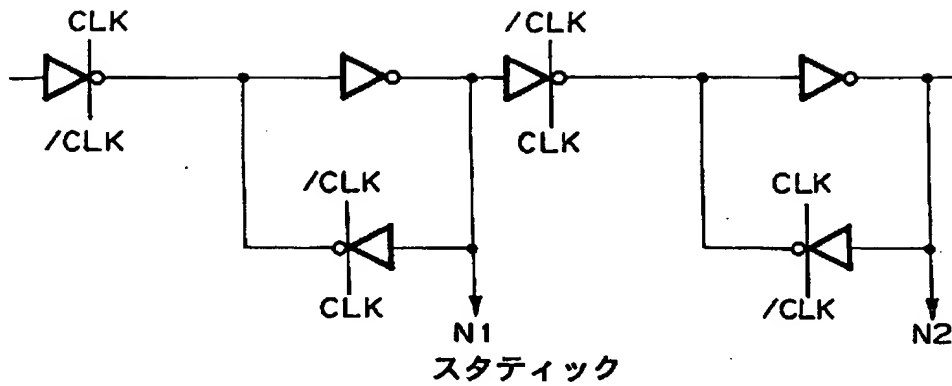
【図 6】



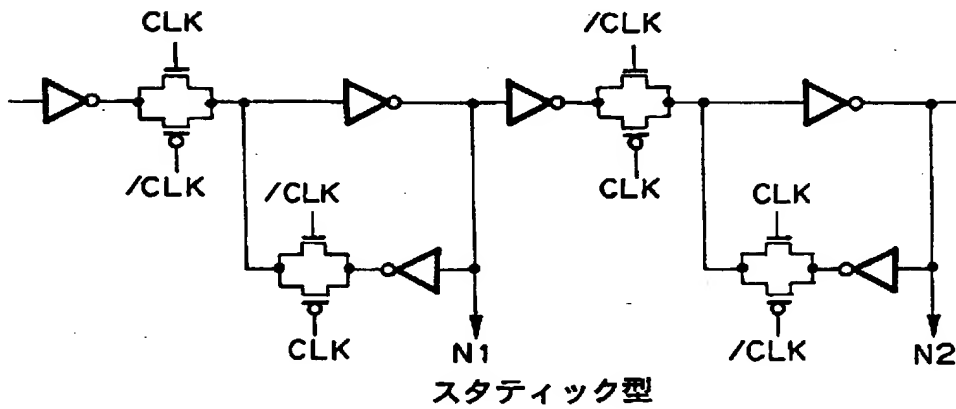
【図 7】



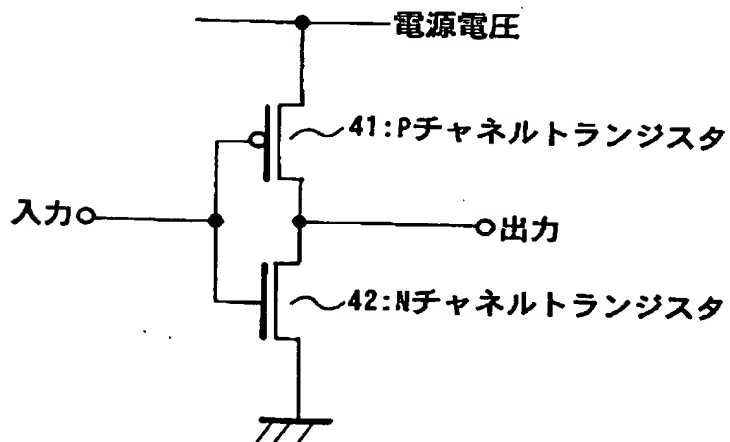
【図 8】



【図 9】

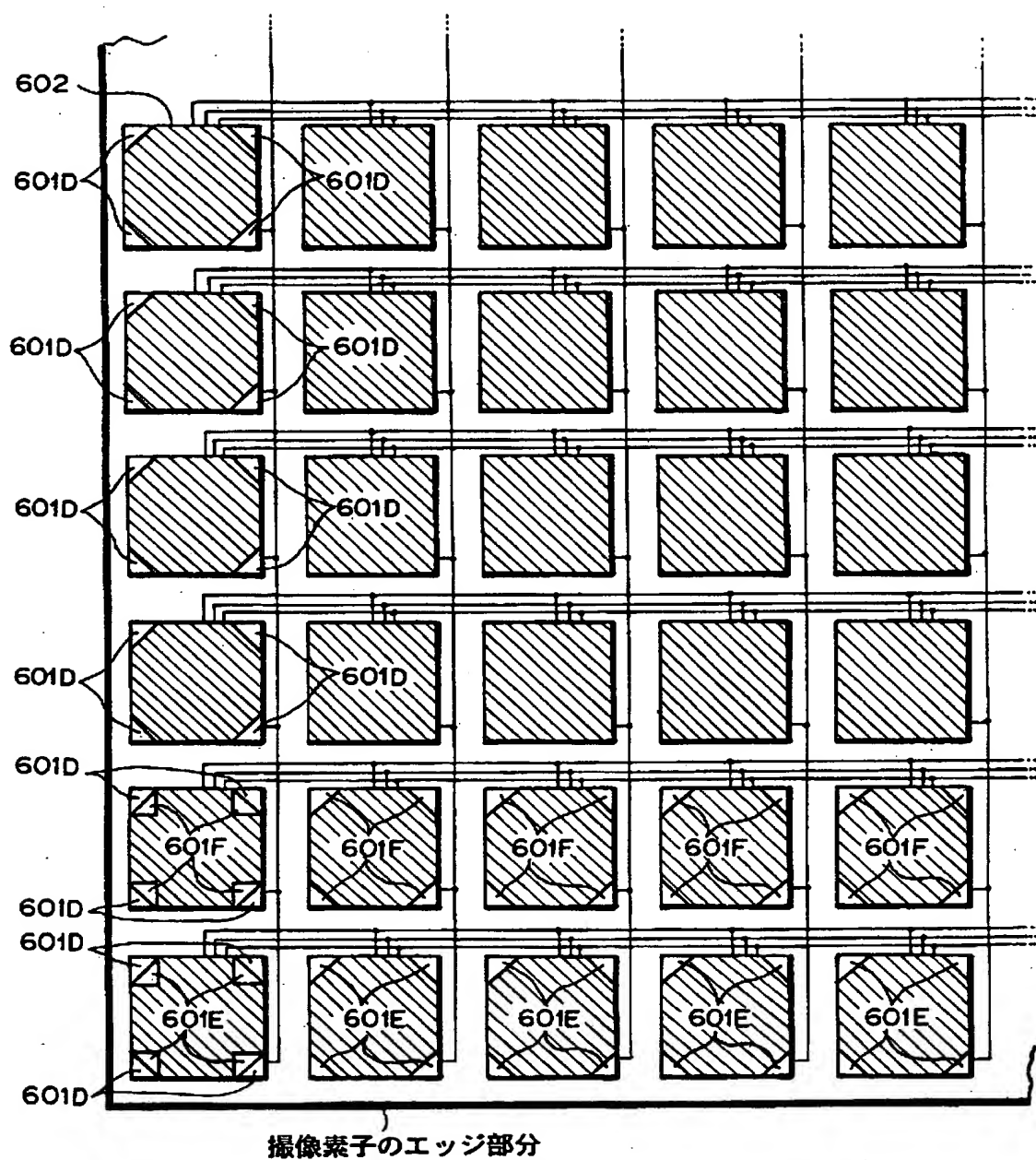


【図 1 0】



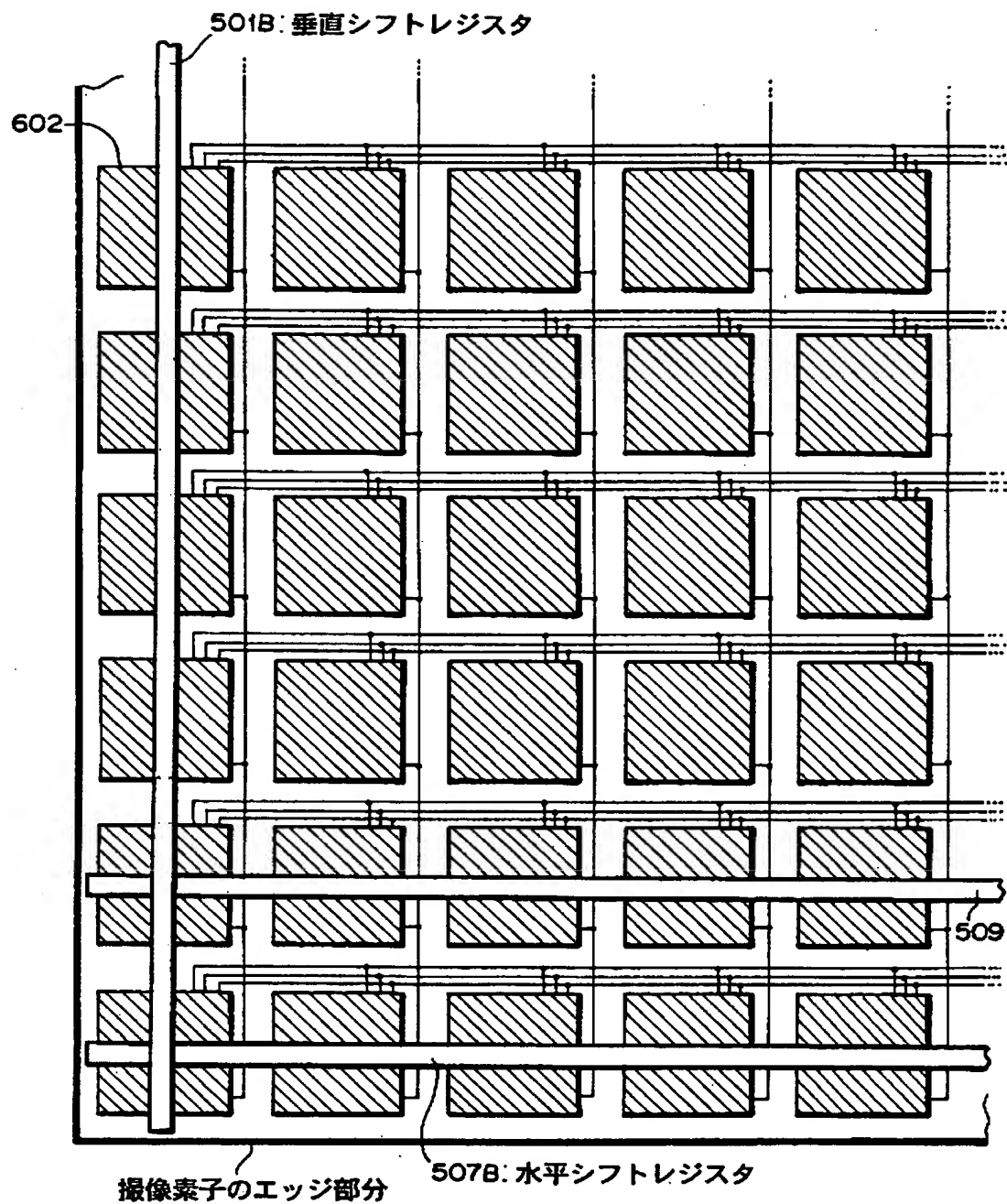


【図 13】

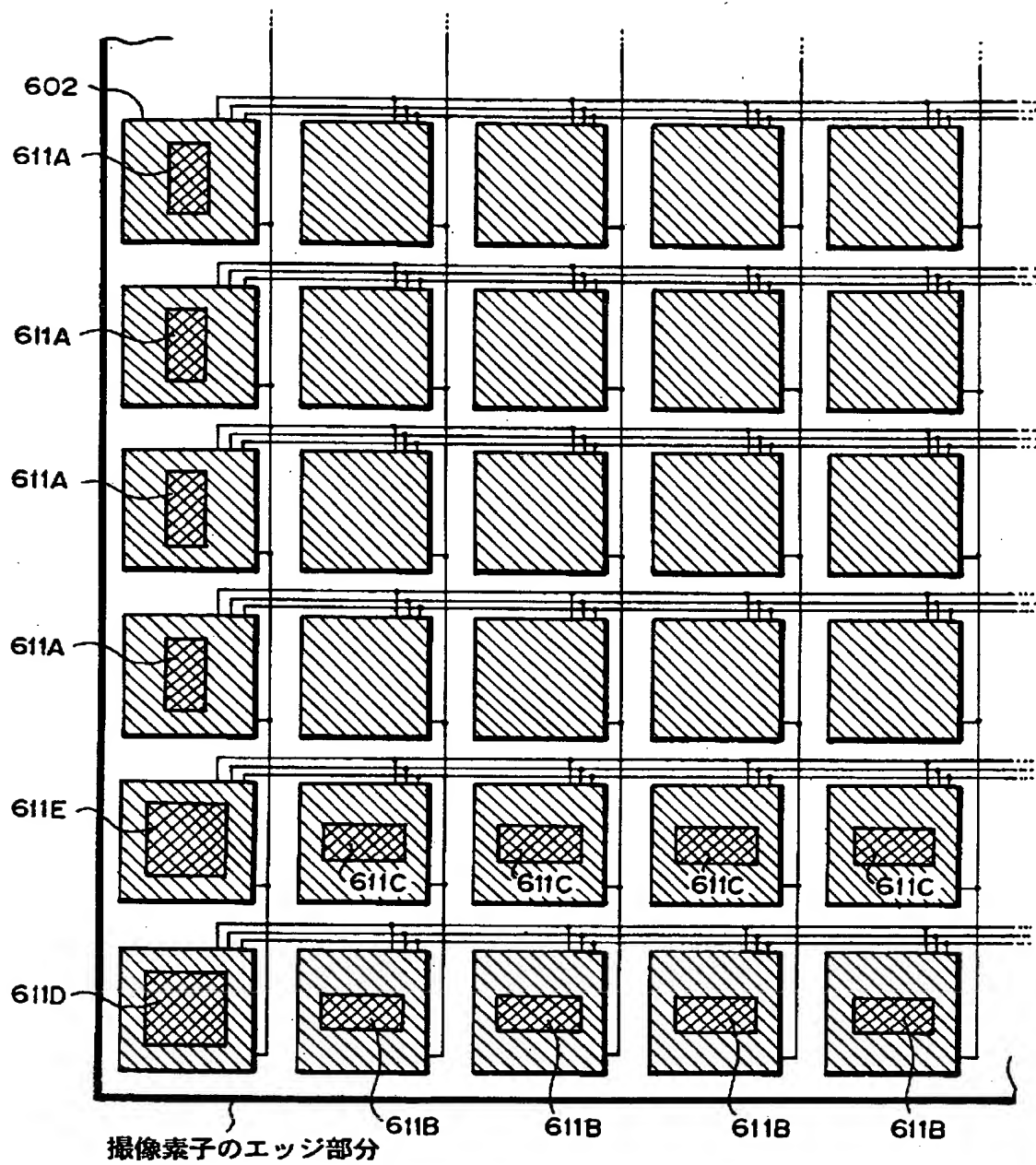




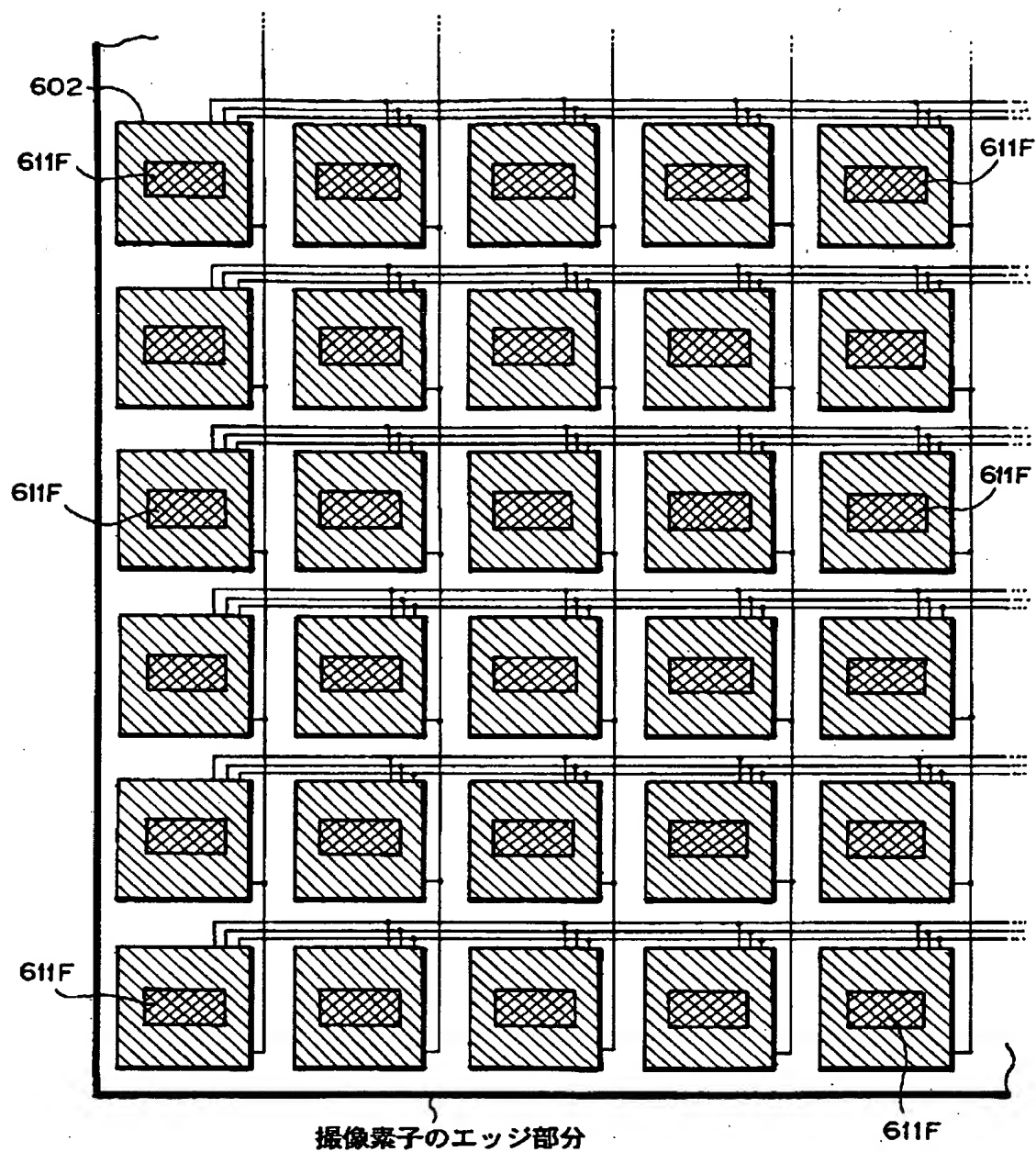
【図 14】



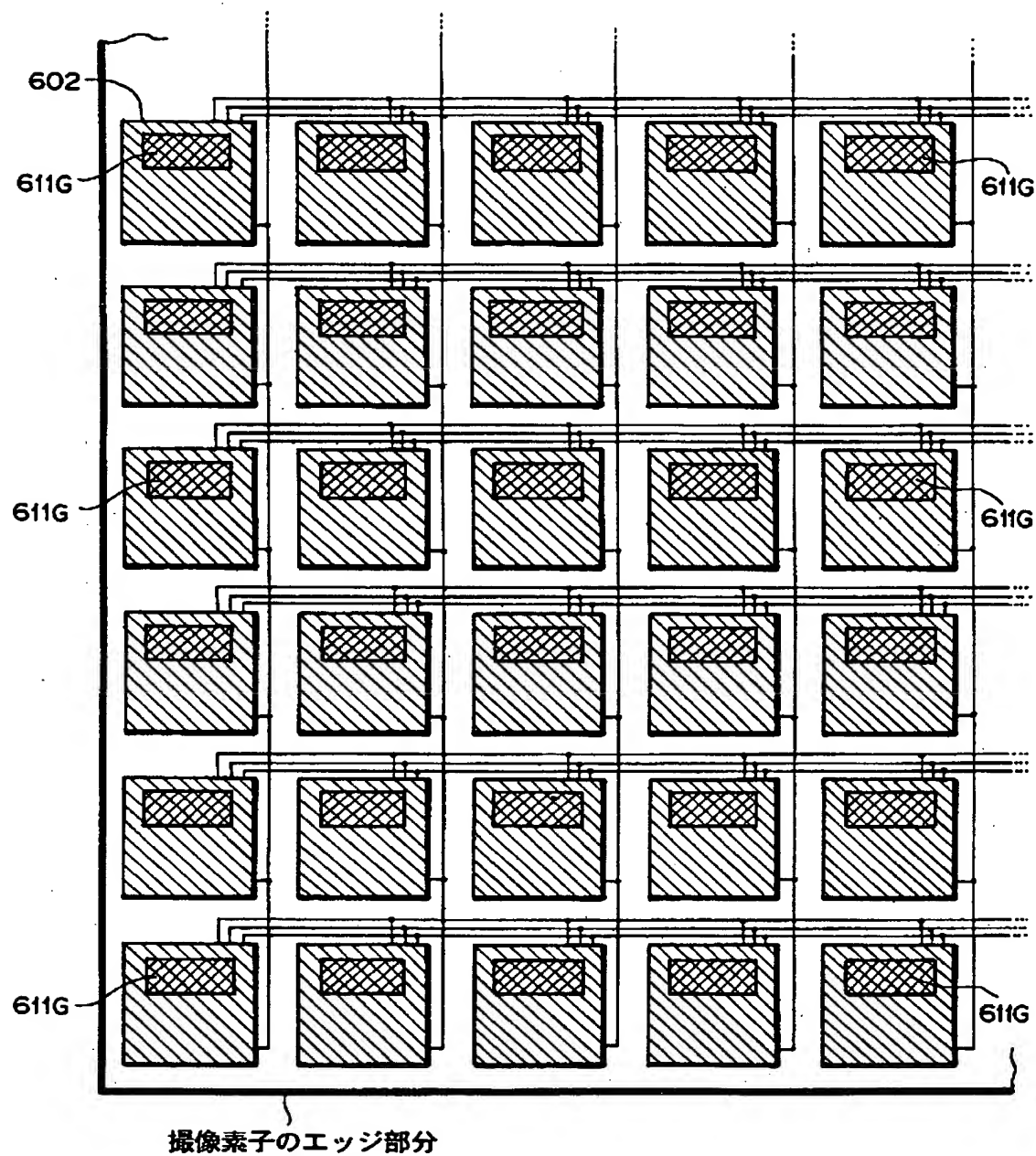
【図 15】



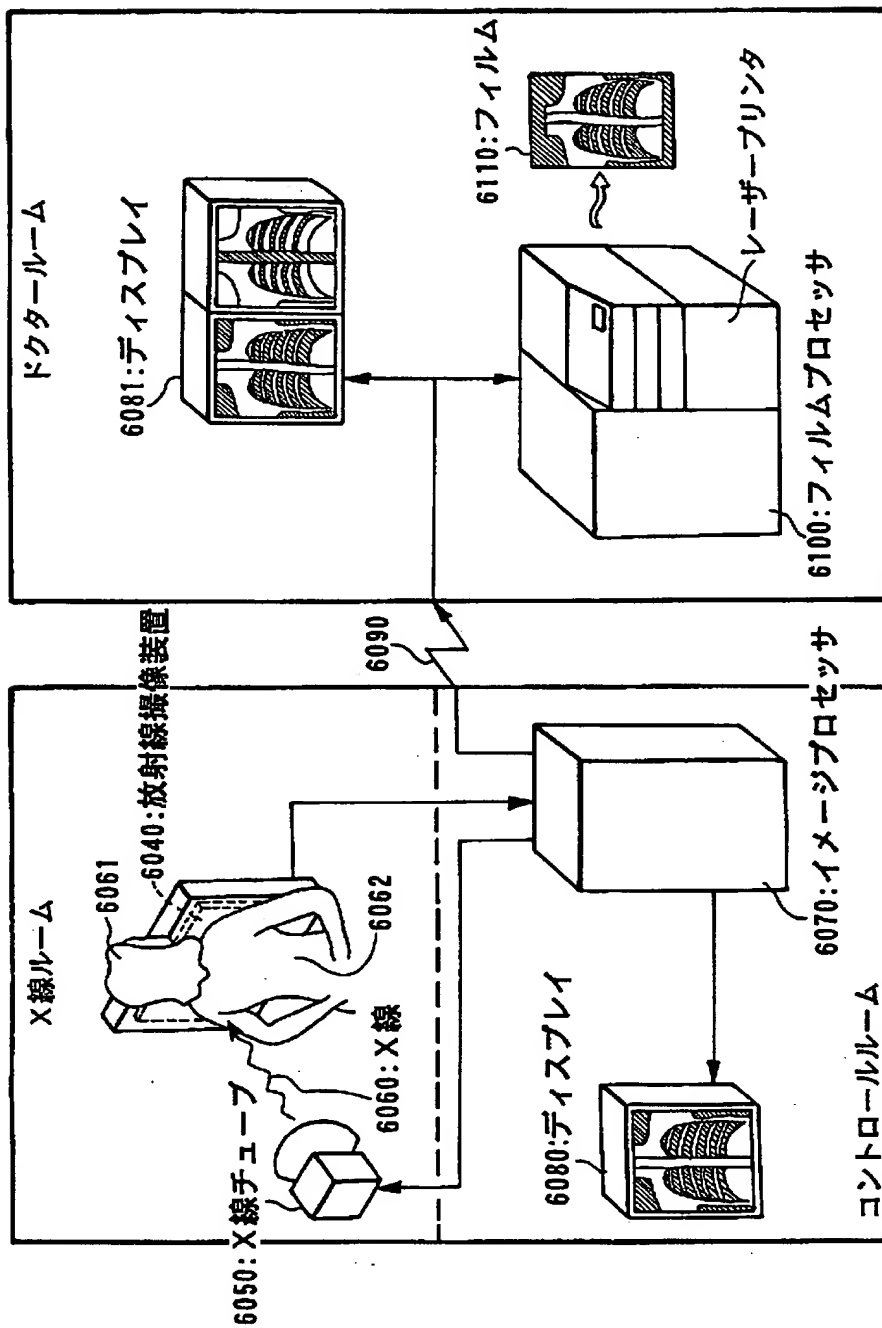
【図 16】



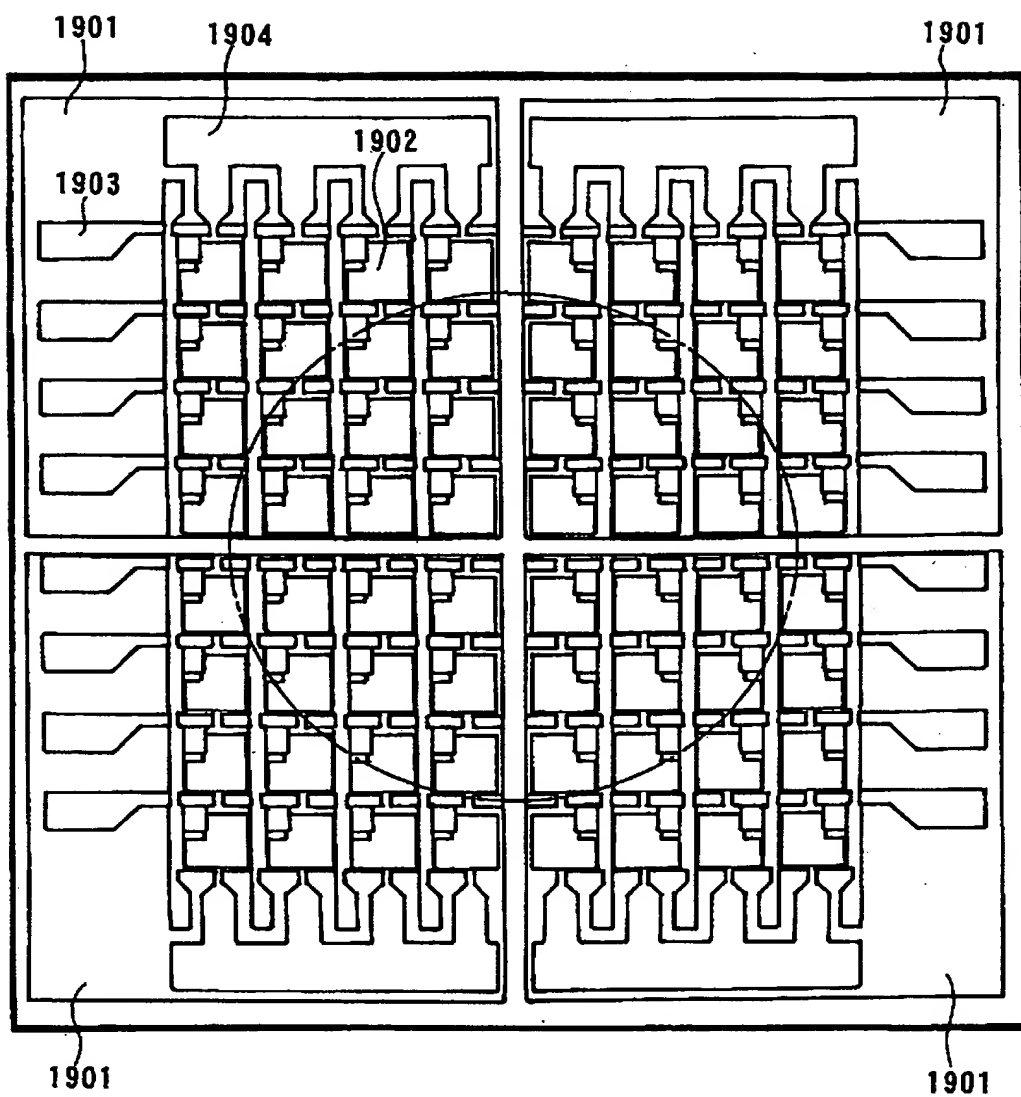
【図 17】



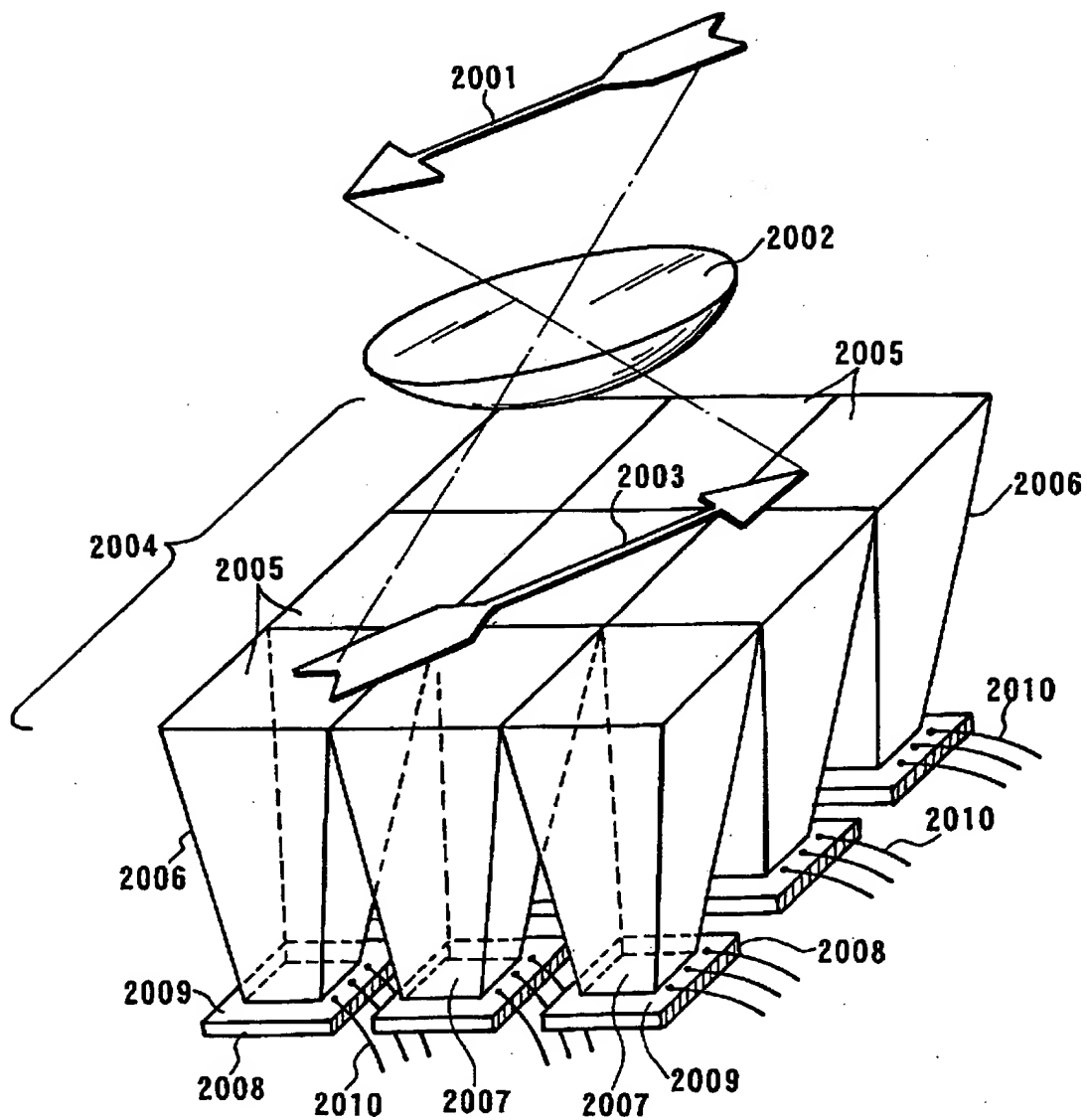
【図 18】



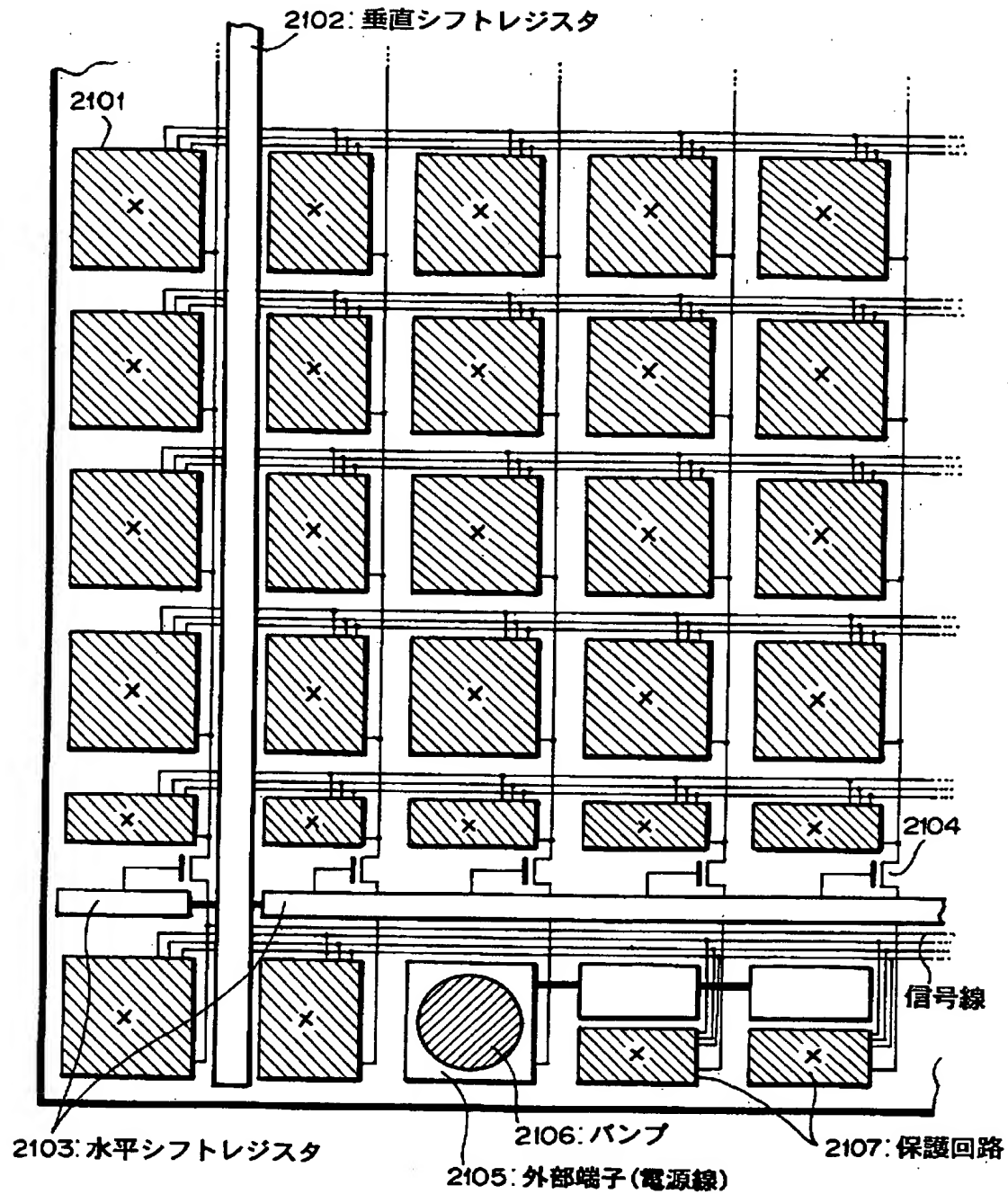
【図 1 9】



【図 20】



【図 21】





【書類名】 要約書

【要約】

【課題】 走査回路等を撮像素子の撮像エリアに配置しても、光電変換部の重心が等間隔で並ぶ撮像装置、それを用いた放射線撮像装置、放射線撮像システムを提供する。

【解決手段】 複数の撮像領域を並べて複数の撮像領域に跨る画像を撮像する撮像装置において、各撮像領域は複数の光電変換素子を備え、各光電変換素子は光電変換部 6 0 2 を備え、走査回路 6 0 1 A が一部の光電変換素子の光電変換部の内部に配設され、前記走査回路が配置された光電変換部の重心と前記走査回路が配置されない光電変換部の重心が等間隔で並ぶことを特徴とする。

【選択図】 図 7

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キャノン株式会社